

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-260910

(43)Date of publication of application : 22.09.2000

(51)Int.Cl.

H01L 23/28

H01L 21/56

H01L 23/12

(21)Application number : 11-065157

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 11.03.1999

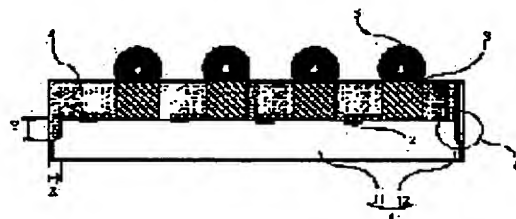
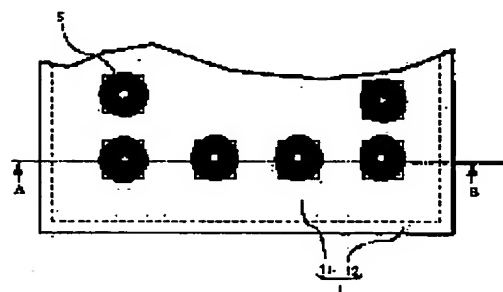
(72)Inventor : NAKAMURA AKIO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent peeling of resin and semiconductor by forming electrode pads on a semiconductor substrate, forming protruding electrodes on sealing resin sealing the semiconductor substrate, and connecting electrically the electrode pads with the protruding electrodes.

SOLUTION: The thickness of a semiconductor substrate 1 is made a specified value in the central part 11, and the thickness of the semiconductor substrate 1 in the peripheral part 12 of a semiconductor element is made thinner than that in the central part 11 to form the peripheral part 6. A wiring 3 of Cu is formed on the semiconductor substrate 1 and electrically connected with aluminum electrode pads 2. The surface of the semiconductor substrate 1 and the wiring 3 are sealed with resin 4. Protruding electrodes 5 as bumps formed of solder or the like are formed on the sealed resin 4 and electrically connected with the aluminum electrode pads 2. Thereby trouble of peeling of the resin 4 and the semiconductor substrate 1 is excluded, and cracks of the surface of the semiconductor element are reduced.



LEGAL STATUS

[Date of request for examination] 18.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3128548

[Date of registration] 10.11.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-260910

(P2000-260910A)

(43) 公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl.⁷

識別記号

F I

テームト* (参考)

H 0 1 L 23/28

H 0 1 L 23/28

Z 4 M 1 0 9

21/56

21/56

R 5 F 0 6 1

23/12

23/12

L

審査請求 有 請求項の数 3 O L (全 6 頁)

(21) 出願番号

特願平11-65157

(22) 出願日

平成11年3月11日 (1999.3.11)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 中村 彰男

東京都港区虎ノ門1丁目7番12号 沖電気

工業株式会社内

(74) 代理人 100089093

弁理士 大西 健治

Fターム (参考) 4M109 AA01 CA26 DA02 DB17 GA10

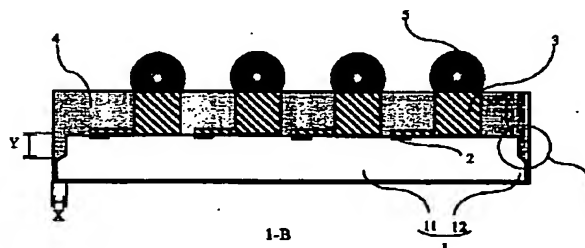
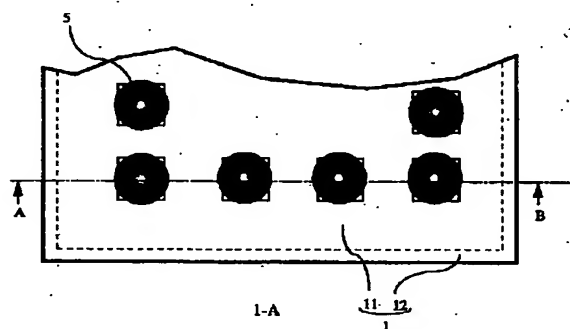
5F061 AA01 CA26 DE04 FA06

(54) 【発明の名称】 半導体装置および半導体装置の製造方法

(57) 【要約】

【目的】 半導体素子の封止樹脂と基板の剥離などを防止する。

【構成】 本発明の半導体素子は第1の厚さを有する中央部および第1の厚さよりも薄い第2の厚さを有する周辺部を有する半導体基板と、半導体基板上に形成された電極パッドと、半導体基板を封止する封止樹脂と、封止樹脂上に形成された突起電極と、電極パッドと突起電極とを電気的に接続する配線とを有することを特徴とする。



1

【特許請求の範囲】

【請求項 1】 第1の厚さを有する中央部および第1の厚さよりも薄い第2の厚さを有する周辺部を有する半導体基板と、
前記半導体基板上に形成された電極パッドと、
前記半導体基板を封止する封止樹脂と、
前記封止樹脂上に形成された突起電極と、
前記電極パッドと前記突起電極とを電気的に接続する配線とを有することを特徴とする半導体素子。

【請求項 2】 中央部と、該中央部表面から所定の段差を持って形成された周辺部を有する半導体基板と、
前記半導体基板の中央部に形成された電極パッドと、
前記電極パッドと配線を介して電気的に接続される突起電極と、
前記半導体基板の中央部、周辺部および配線を封止する封止樹脂とを有することを特徴とする半導体素子。

【請求項 3】 前記半導体基板の周辺部は前記半導体素子の端部から前記中央部までの距離としての幅を有し、該周辺部の幅は第1の値と第2の値の範囲内で変化することを特徴とする半導体素子。

【請求項 4】 半導体ウェハ上に電極パッドを形成する工程と、
前記電極パッドと接続される配線を形成する工程と、
前記半導体ウェハの所定領域に第1の幅を有する溝を形成する工程と、
前記半導体ウェハおよび前記配線を樹脂封止する工程と、
該樹脂上に前記配線と電気的に接続された突起電極を形成する工程と、
前記所定領域を前記第1の幅よりも小さい刃厚の刃を用いて切断し、個々の半導体素子を分割する工程とを有することを特徴とする半導体素子の製造方法。

【請求項 5】 半導体ウェハ上に電極パッドを形成する工程と、
前記電極パッドと接続される配線を形成する工程と、
前記半導体ウェハの所定領域に、上限値としての第1の値および下限値としての第2の値の範囲内でその幅が変化する溝を形成する工程と、
前記半導体ウェハおよび前記配線を樹脂封止する工程と、
該樹脂上に前記配線と電気的に接続された突起電極を形成する工程と、
前記所定領域を前記第2の値よりも小さい刃厚の刃を用いて切断し、個々の半導体素子を分割する工程とを有することを特徴とする半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置およびその製造方法に関するものであり、特にそのパッケージに関わるものである。

2

【0002】

【従来技術の説明】 近年、半導体装置の高密度実装が進み、チップサイズパッケージ等の半導体素子が注目を集めている。

【0003】 従来、こういったチップサイズパッケージでは図6に示すようなものがあつた。図6の半導体素子は半導体基板1に電極パッド2が形成され、電極パッド2に電気的に接続するCu等による配線3が形成されている。半導体基板表面および配線3は樹脂4によって封止されている。樹脂表面に露出した配線3の上に半田などによるパンプ5が形成されている。

【0004】 以下、図7を利用して従来の半導体素子の製造方法について説明する。まず半導体基板であるウェハ70上にCu等の配線71が形成される（図7-A）。この状態でウェハ全体に対して樹脂72を充填する（図7-B）。その後、表面全体を研磨して配線71を表面に露出させる（図7-C）。配線72の表面に半田などによるパンプ電極73を形成する（図7-D）。ウェハを個々の半導体素子に切断し、分割することによって、半導体素子の形成を終了する（図7-E）。

【0005】

【発明が解決しようとする課題】 しかしながら、従来の構造、および製造方法では、個々の半導体素子に分割する際に、半導体素子表面と樹脂との界面でストレスによって半導体素子が欠けてしまったり、半導体素子を実装する際の熱ストレスによって、樹脂と半導体素子の剥離が生じる等の問題があつた。

【0006】

【課題を解決するための手段】 上記のような課題を解決するために、本発明の半導体素子は第1の厚さを有する中央部および第1の厚さよりも薄い第2の厚さを有する周辺部を有する半導体基板と、半導体基板上に形成された電極パッドと、半導体基板を封止する封止樹脂と、封止樹脂上に形成された突起電極と、電極パッドと突起電極とを電気的に接続する配線とを有することを特徴とする。

【0007】 また本発明の半導体素子の製造方法は、半導体ウェハ上に電極パッドを形成する工程と、電極パッドと接続される配線を形成する工程と、半導体ウェハの所定領域に第1の幅を有する溝を形成する工程と、半導体ウェハおよび前記配線を樹脂封止する工程と、樹脂上に前記配線と電気的に接続された突起電極を形成する工程と、所定領域を第1の幅よりも小さい刃厚の刃を用いて切断し、個々の半導体素子を分割する工程とを有することを特徴とする。

【0008】

【発明の実施の形態】 （第1の実施の形態） 図1は本発明の第1の実施の形態における半導体素子の構造を示す図である。

50 【0009】 図1-Aは本発明の半導体装置を裏面から見

3

た図であり、図1-Bは図1-Aにおける線AB部分の断面図である。以下図1を用いて本発明の第1の実施の形態について説明する。なお図6と共通する部分に関しては共通の符号を用いて説明する。

【0010】半導体基板1はその中央部11では所定の厚さを有している。半導体素子の周辺部12での半導体基板1の厚さはその中央部11よりも薄くなっており、段差部6を形成している(図1中で丸で囲んで示す)。この段差部6は半導体基板が樹脂封止される側の面に形成される。この段差部6の深さ、つまり中央部表面から周辺部12の上部までの距離は $10\mu\text{m}$ 以上が望ましい(図1-BにYとして示す)。半導体素子の端部から中央部までの距離、つまりこの段差部6の幅は $3\mu\text{m}$ 以上が望ましい(図1-BにXとして示す)。半導体基板1の表面部分には所定箇所にアルミ電極パッド2が形成されている。半導体基板上にはCuによる配線3が形成されている。配線3はアルミ電極パッド2に電氣的に接続している。半導体基板1の表面および配線3は樹脂4によって封止されている。樹脂4の上には突起電極5が形成されている。本実施の形態では樹脂4の表面に露出した配線3の上に半田などによるバンプ電極5が形成されている。

【0011】本発明における半導体素子では、半導体基板1の周辺部12が中央部11よりも薄くなり段差部6を形成している。この段差部6は、半導体素子の中央部11を囲むように4辺それぞれに形成されている。(図1-A) この段差部がある事で、半導体素子の周辺部12では樹脂4と半導体基板1の接触する部分が増え、アンカー効果が強くなる。

【0012】アンカー効果が強くなることで、半導体基板1と樹脂4が剥離しにくくなる。

【0013】よって本発明の半導体素子は、素子を実装する際の熱ストレスによって、樹脂と半導体基板の剥離が生じるといった問題が低減された、安定した半導体素子となる。

【0014】図2は本発明第1の実施の形態の半導体素子の製造方法を示す図である。

【0015】次に図2を用いて本発明第1の実施の形態の半導体素子の製造方法について説明する。

【0016】まず半導体ウェハ20上に電気メッキ等により、Cuの配線21を形成する(図2-A)。この配線は図示しないウェハ上に形成された電極パッドに電氣的に接続されている。

【0017】その後、高速回転させた外周刃22によって半導体ウェハ20の表面に溝23を形成する。この溝23は個々の半導体素子の周辺部となる部分に形成される。この溝形成に用いられる刃22の刃厚は $35\sim 150\mu\text{m}$ である。溝23の幅はこの刃厚よりも $1\sim 5\mu\text{m}$ 大きく形成され、その深さは $10\mu\text{m}$ 以上とする(図2-B)。 $10\mu\text{m}$ 以上の深さとすることにより、刃の先端の形状にあまり依存せずに、安定した幅で溝を形成することが可能となる。

4

【0018】その後、半導体ウェハ20の表面に対して樹脂24を充填する。この時充填した樹脂24は溝23にも入り込む(図2-C)。

【0019】樹脂に埋もれてしまっている配線が露出するまで、研磨刃25によって樹脂24の表面を研磨する(図2-D)。その後、露出した配線21上に半田ボール等によるバンプ電極26を形成する(図2-E)。

【0020】その後、高速回転する外周刃27によって、前述の工程で溝23を形成した部分を切断する。この切断によって、半導体ウェハ20が個々の半導体素子に分割される。この切断時に用いられる刃27の刃厚は前述の溝23を形成する時に用いた刃22に比べて薄く、出来れば $6\mu\text{m}$ 以上薄くすることが望ましい(図2-F)。

【0021】本発明の製造方法によれば、半導体ウェハ20の表面に溝23を形成し、樹脂封止後に溝23の部分を切断することによって個々の素子に分割する。

【0022】半導体ウェハ20の表面部にストレスがかかるのは、表面部に直接刃が当たるときである。分割に用いられる刃27は半導体ウェハ20の表面部には直接当たらずに、その前に形成された溝23の底部に当たる。半導体ウェハ20の表面部にストレスがかかるのは、切断時ではなく、溝23を形成する時となる。

【0023】溝23の形成時は切断する深さが浅いので、分割切断時に比べ、刃22が半導体ウェハ20の表面に当たる時間が短い。したがって半導体ウェハ20の表面に与えるストレスも小さく、個々の半導体素子表面に欠けが生じるといったことが少なくなる。また溝23形成時に表面部分に欠けが生じたとしても、樹脂封止によって欠けた部分に樹脂24が充填される。したがって欠けた部分からの腐食等も防止できる。

【0024】以上、詳細に説明したように本発明第1の実施の形態の半導体素子およびその製造方法により、樹脂部分と半導体基板部分の剥離の恐れも無く、半導体素子の表面の欠けなども低減した半導体素子が供給出来る。

【0025】(第2の実施の形態) 図3は本発明の第2の実施の形態における半導体素子の構造を示す図である。

【0026】図3-Aは本発明の半導体素子を裏面から見た図であり、図3-Bは図3-Aにおける線A-O-B部分の断面図である。以下図3を用いて本発明の第2の実施の形態について説明する。なお図1と共通する部分に関しては共通の符号を用いて説明する。

【0027】半導体基板1上に段差部6が形成されている点は第1の実施の形態と同様である。

【0028】第2の実施の形態における段差部6は図3-Aに点線で示す通り、その幅(図中Xで示す)がパルス波形のように周期的に変化している。このような形状とすることでアンカー効果はさらに強くなる。また半導体素子の一辺に沿って形成されている段差の部分が一方方向ではない。半導体素子の辺に平行な方向の段差部31と垂直

5

な方向の段差部32とが存在する。

【0029】よってせん断応力や熱ストレスによって与えられる力がどちらから加えられても十分に基板と樹脂の剥離を防ぐ事が出来る。

【0030】よって第2の実施の形態では第1の実施の形態よりもさらにアンカー効果の優れた半導体素子となる。

【0031】図4及び図5は本発明第2の実施の形態の半導体素子の製造方法を示す図である。

【0032】次に図4を用いて本発明第2の実施の形態の半導体素子の製造方法について説明する。なお図2と共通する部分に関しては共通の符号を用いて説明する。

【0033】まず半導体ウェハ20上に電気メッキ等により、Cuの配線21を形成する(図4-A)。

【0034】レーザー照射によって半導体ウェハ20の表面に溝23を形成する。この溝23は個々の半導体素子の周辺部となる部分に形成される。溝23の幅は下限値としての幅 $X1\mu m$ と上限値としての幅 $X2\mu m$ の間で周期的に変化している。なお、溝23の深さは $10\mu m$ とする(図4-B)。この溝23の形状を上部から見た場合の拡大図を図5 20

に示す。その後、半導体ウェハ20の表面に対して樹脂24を充填する。この時充填した樹脂24は溝23にも入り込む(図4-C)。

【0035】樹脂24に埋もれてしまっている配線21が露出するまで、研磨刃25によって樹脂表面を研磨する(図4-D)。その後、露出した配線20上に半田ボール等によるバンプ電極26を形成する(図4-E)。

【0036】その後、高速回転する外周刃27によって、個々の半導体素子に分割切断する。この切断時に用いられる刃27の刃厚は前述の溝を最小幅 $X1$ より薄く、出来れば $6\mu m$ 以上薄くすることが望ましい(図4-F)。

【0037】半導体ウェハの表面部にかかるストレスが低減出来るのは第1の実施の形態と同様である。本実施例ではさらにパルス波形のような形状の段差部とすることで、樹脂24が硬化して収縮する時のストレスを、段差

6

部で吸収することも可能となる。以上、詳細に説明したように本発明第2の実施の形態の半導体装置およびその製造方法により、樹脂部分と半導体基板部分の剥離の恐れも無い安定した半導体装置が供給出来る。

【0038】半発明の実施の形態においては封止樹脂を研磨して配線を露出させたが、必ずしも研磨する必要はなく、樹脂封止時に配線が露出する程度に樹脂量を制御してもよい。

【0039】なお、本発明第2の実施の形態において、段差部の形状は必ずしもパルス波形のような形状にしくなくてもよく、その幅が所定の上限值と下限値の範囲内で変化し、その下限値の幅よりも小さい刃厚の刃を用いて個々の素子に分割すれば、効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の半導体素子の構造を示す図。

【図2】本発明の第1の実施の形態の半導体素子の製造方法の工程を示す工程図。

【図3】本発明の第2の実施の形態の半導体素子の構造を示す図。

【図4】本発明の第2の実施の形態の半導体素子の製造方法の工程を示す工程図。

【図5】本発明の第2の実施の形態の半導体素子の製造方法における溝の形状を示す図

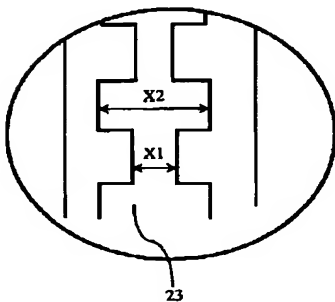
【図6】従来の半導体素子の構造を示す図。

【図7】従来の半導体素子の製造方法の工程を示す工程図。

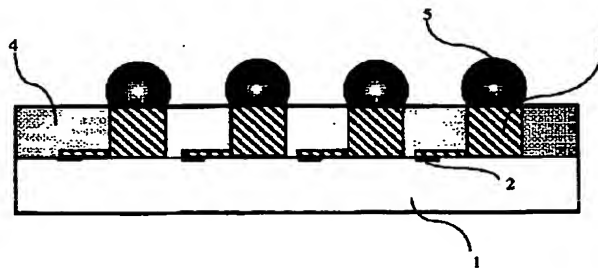
【符号の説明】

- 1・・・・・・半導体基板
- 2・・・・・・電極PAD
- 3、21、71・・・・・・配線
- 4、24、72・・・・・・封止樹脂
- 5・・・・・・バンプ電極
- 20、70・・・・・・半導体ウェハ

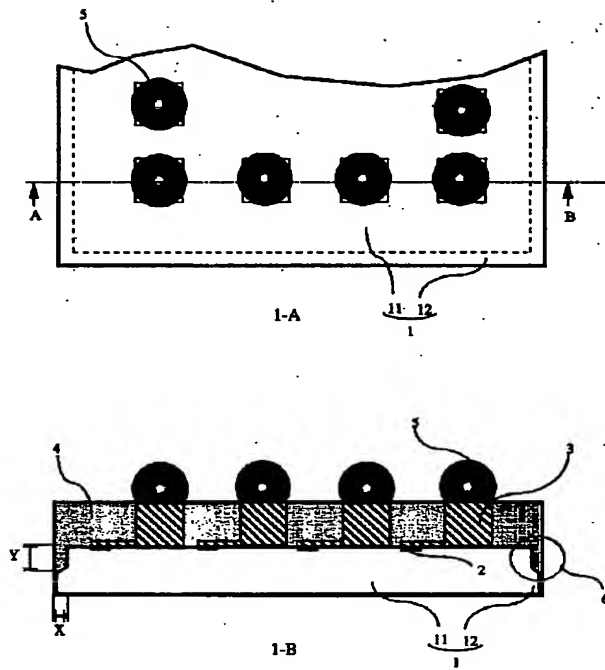
【図5】



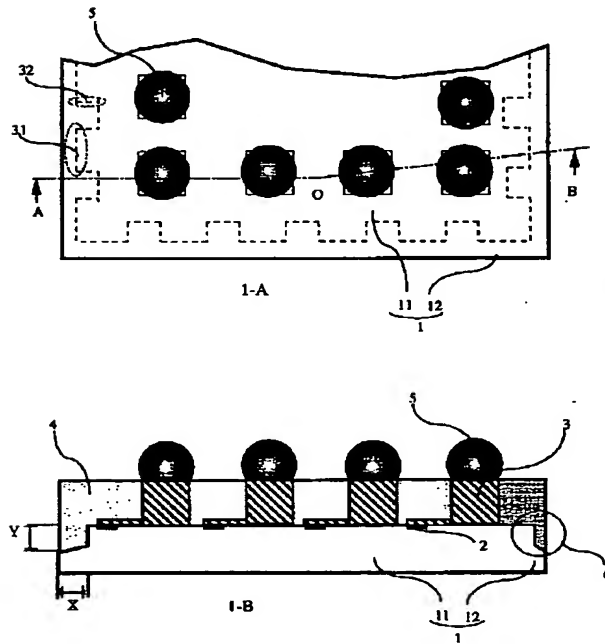
【図6】



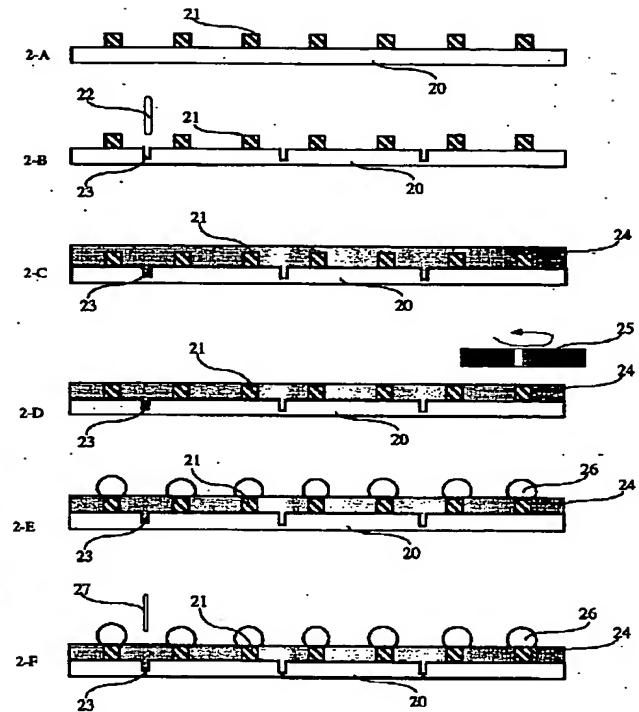
【図 1】



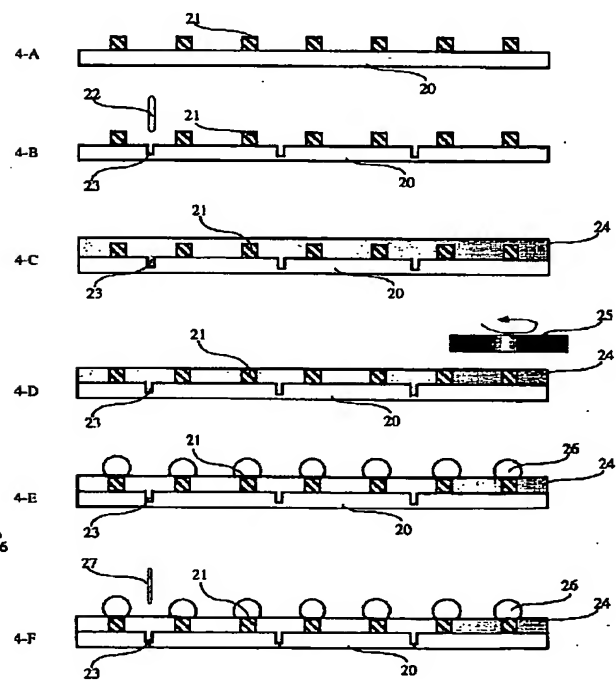
【図 3】



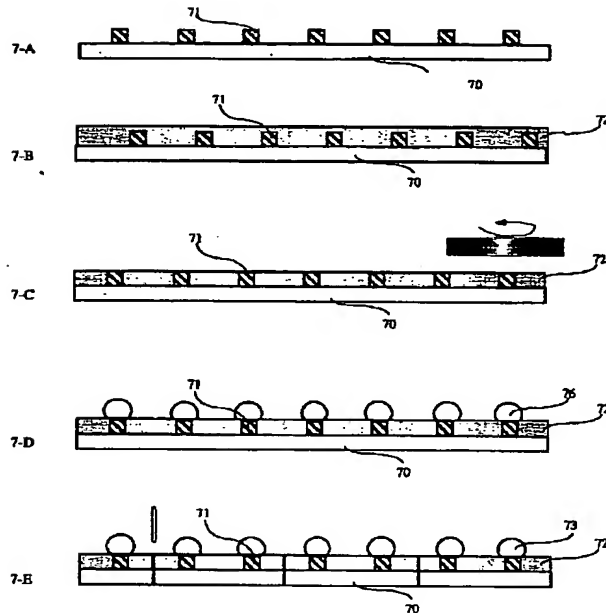
【図 2】



【図 4】



【図7】



【手続補正書】

【提出日】平成12年4月17日（2000. 4. 17）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 第1の厚さを有する中央部および第1の厚さよりも薄い第2の厚さを有する周辺部を有する半導体基板と、
前記半導体基板の中央部の表面に形成された電極パッドと、
前記半導体基板の中央部の表面及び周辺部の表面を封止する封止樹脂と、
先端面と側面とを有し、前記半導体基板の中央部に形成され、前記電極パッドと接続し、前記封止樹脂によって該先端面とほぼ同一の高さまで該側面が封止される配線と、
前記配線の先端面に形成された突起電極とを有することを特徴とする半導体素子。

【請求項2】 半導体ウエハ上に電極パッドを形成する工程と、

前記半導体ウエハの所定領域に、底面を有する溝を形成する工程と、

前記溝を含む前記半導体ウエハの表面と、前記電極パッドに接続される該半導体ウエハ上に形成された配線の側面とを封止樹脂で封止する工程と、

前記露出した配線の一端に、突起電極を形成する工程と、

前記溝の底面の一部を削ることにより複数の半導体素子に分割する工程とを有することを特徴とする半導体素子の製造方法。

【請求項3】 半導体ウエハ上に電極パッドを形成する工程と、

前記半導体ウエハの所定領域に、上限値としての第1の値および下限値としての第2の値の範囲内でその幅が変化し、底面を有する溝を形成する工程と、

前記溝を含む前記半導体ウエハの表面と、前記電極パッドに接続される該半導体ウエハ上に形成された配線の側面とを樹脂封止する工程と、

前記露出した配線の一端に、突起電極を形成する工程と、

前記溝の底面の一部を削ることにより複数の半導体素子に分割する工程とを有することを特徴とする半導体素子の製造方法。